
Глава 6

ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

6.1 Общие положения



.....
К запоминающим устройствам (ЗУ) относят устройства, предназначенные для записи, хранения и считывания информации.
.....

Хранение отдельных битов и слов осуществляется с помощью триггеров или регистров. Для хранения больших объемов информации разработаны специальные микросхемы памяти, которые представляют собой функционально и конструктивно законченные микроэлектронные изделия, предназначенные для реализации оперативных и постоянных запоминающих устройств.



.....
Оперативные запоминающие устройства (ОЗУ) в рабочем режиме допускают запись, хранение и считывание информации. В постоянных запоминающих устройствах (ПЗУ) хранится информация, предназначенная только для считывания.
.....

Микросхемы ПЗУ в отличие от ОЗУ энергонезависимы, то есть информация в них не стирается при отключении питания. ПЗУ относятся к комбинационным, а ОЗУ — к последовательностным цифровым устройствам.

Для хранения одного бита информации в микросхемах памяти используются запоминающие элементы (ЗЭ). Для хранения многоразрядных чисел (слов) несколько запоминающих элементов объединяются в ячейки памяти (ЯП). В настоящее время используется главным образом адресный принцип хранения информации, предусматривающий наличие у каждой ячейки памяти определенного номера (ад-

реса), который в явном или в неявном виде должен быть указан при обращении к ЗУ. Кроме адресных ЗУ, ограниченное применение находят ассоциативные ЗУ, в которых поиск и считывание информации происходит не по ее адресу, а по некоторому признаку самой информации, хранящемуся в слове.

Микросхемы памяти как функциональные узлы характеризуются совокупностью адресных, информационных и управляющих сигналов, передаваемых по шине адреса, шинам данных и шине управления.

Основными характеристиками микросхем памяти являются:

- информационная емкость M , определяемая произведением числа хранимых в памяти слов ($k_{\text{слов}}$) на их разрядность m :

$$M = k_{\text{слов}} \times m = 2^n \times m[\text{бит}],$$

где n — разрядность шины адреса; m — разрядность шины данных; информационная емкость может измеряться в килобитах (1 Кбит = 2^{10} = 1024 бит), мегабитах (1 Мбит = 2^{20} = 1024 (Кбит)), байтах (1 байт = 8 бит), килобайтах, мегабайтах и т. д.;

- быстродействие, определяемое временем цикла обращения к памяти;
- удельная мощность, определяемая отношением потребляемой мощности к информационной емкости.

Рациональная организация памяти обычно предусматривает применение иерархической структуры ЗУ.

6.2 Принцип построения ЗУ с произвольным доступом



По виду доступа к информации различают ЗУ с произвольным доступом (с произвольной выборкой — ЗУПВ) и последовательным доступом.

Произвольный доступ предполагает возможность обращения к отдельным ЗЭ с целью записи или считывания в любом требуемом для конкретных условий порядке. Последовательный доступ предусматривает обращение к отдельным ЗЭ только в порядке возрастания или убывания их номеров (адресов).

На кристалле каждой микросхемы памяти формируется накопитель и схемы обрамления.

Накопитель представляет собой регулярную структуру из отдельных ЗЭ, число которых равно числу бит хранимой информации. К схемам обрамления относятся:

- дешифраторы выбора адресов ЗЭ;
- элементы управления режимами работы ЗУ;

- формирователи сигналов, обеспечивающие сопряжение накопителя с внешней средой.

Используется большое число разновидностей ЗЭ с числом компонентов (транзисторов, диодов и др.) от одного до восьми. В накопитель отдельные ЗЭ объединяются системой линий.

Вариант схмотехнического построения ЗЭ статического ОЗУ представлен на рис. 6.1.

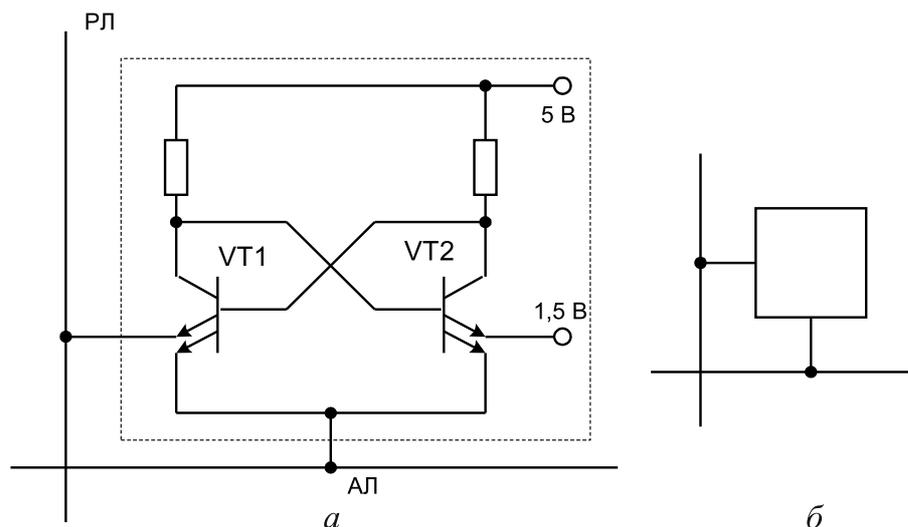


Рис. 6.1 – Электрическая схема (а) и условное обозначение (б) запоминающего элемента статического биполярного ОЗУ

Схема представляет собой RS -триггер, построенный на двух логических элементах И-НЕ ТТЛ. К накопителю ЗЭ подключается двумя линиями: адресной (АЛ) и разрядной (РЛ). В зависимости от комбинации напряжений на этих линиях ЗЭ может работать в одном из трех режимов: хранения информации, записи, считывания.

В режиме хранения на адресной линии поддерживается напряжение низкого уровня, а на разрядной линии — напряжение $+1,5$ В. При этом один из транзисторов открыт, а другой закрыт, и ток открытого транзистора протекает через эмиттерный переход, связанный с адресной линией.

Для обращения к ЗЭ с целью записи или считывания на АЛ формируется разрешающий сигнал в виде напряжения высокого уровня.

В режиме записи нужное состояние ЗЭ задают подачей на разрядную линию напряжения высокого или низкого уровня: при подаче напряжения низкого уровня транзистор $VT1$ включается, а $VT2$ выключается; при подаче напряжения высокого уровня — наоборот.

При считывании состояние ЗЭ определяют по наличию или отсутствию тока в РЛ.

При наличии одной АЛ возможно обращение к ЗЭ только по одной координате. Для двухкоординатного обращения используют трехэмиттерные транзисторы и с помощью дополнительных эмиттеров организуют вторую адресную линию.

Схема ЗЭ динамического ОЗУ приведена на рис. 6.2.

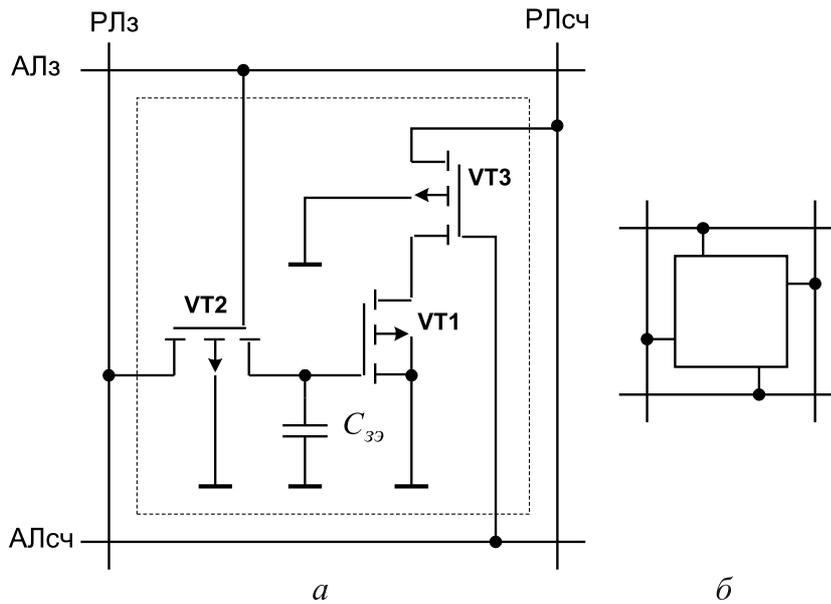


Рис. 6.2 – Электрическая схема (а) и условное обозначение (б) запоминающего элемента динамического ОЗУ

Запоминающий элемент реализован на трех МОП-транзисторах, причем элементом хранения информации является конденсатор C_{33} . В данном случае используются отдельные адресные и разрядные линии при записи и считывании информации. В процессе записи информации при разрешающем сигнале АЛз обеспечивается заряд C_{33} от РЛз через открытый транзистор $VT2$. Считывание информации производится по РЛсч через $VT1$ и $VT3$ при разрешающем сигнале АЛсч.

Для построения накопителей постоянных ЗУ применяются ЗЭ с более простой структурой, например представленной на рис. 6.3.

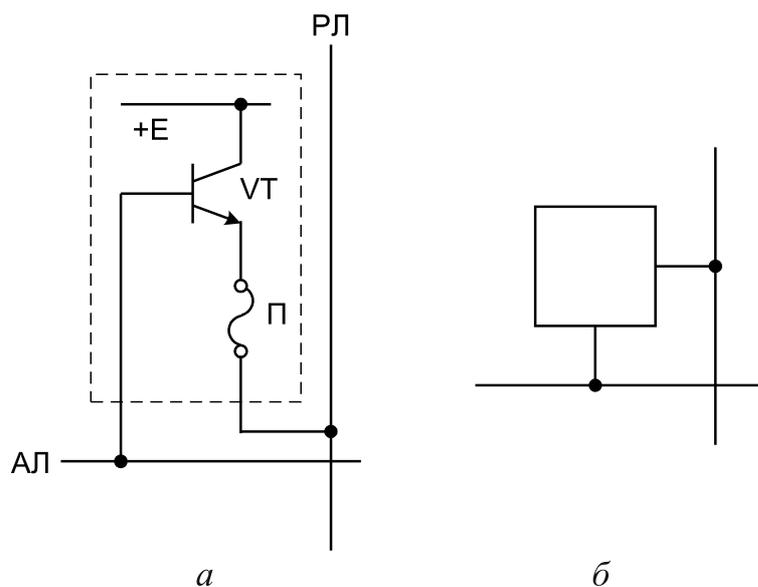


Рис. 6.3 – Электрическая схема (а) и условное обозначение (б) запоминающего элемента постоянного ЗУ

В эмиттерной цепи транзистора ЗЭ предусмотрена плавкая перемычка (П), которая в необходимых случаях пережигается при программировании ЗУ. При обращении к ЗЭ по АЛ в случае неразрушенной перемычки в РЛ будет протекать эмиттерный ток транзистора, а в случае разрушенной перемычки ток течь не будет.

При построении накопителей отдельные ЗЭ объединяются с помощью соответствующих линий. В основном используются два способа организации накопителей – словарный и матричный. Словарная организация предусматривает одновременное обращение к нескольким ЗЭ, находящимся в строке (к одному слову). На рис. 6.4, *а* показан пример накопителя со словарной организацией. В нем использован ЗЭ, схема которого представлена на рис. 6.1. Адрес выбираемой строки определяется подачей разрешающего сигнала на соответствующую АЛ. В накопителе матричного типа (рис. 6.4, *б*) обеспечивается обращение к каждому ЗЭ независимо от других. Выбор требуемого ЗЭ в данном случае задается пересечением соответствующих адресных линий по координатам x и y , на которые поданы разрешающие сигналы.

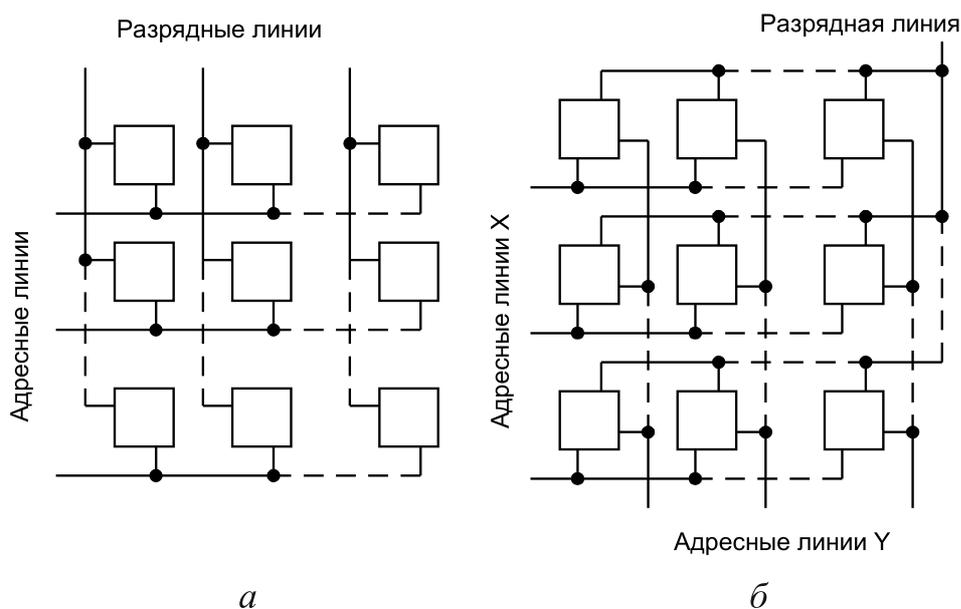


Рис. 6.4 – Накопители со словарной (*а*) и матричной (*б*) организацией

Структура ЗУ, которая наиболее полно соответствует статическому ОЗУ с матричным накопителем, представлена на рис. 6.5.

ЗУ (рис. 6.5) содержит накопитель (НК) и элементы обрамления: дешифратор строки (Дш X), дешифратор столбца (Дш Y), устройство управления (УУ), усилитель записи (УЗ), усилитель считывания (УС). Разрешающие сигналы по одной строке и одному столбцу накопителя, определяющие адресованную ячейку, формируются с помощью дешифраторов Дш X и Дш Y на основе двоичного кода адресной шины A. При словарной организации накопителя для обращения к отдельным разрядам строки могут включаться дополнительные мультиплексоры и демультимплексоры.

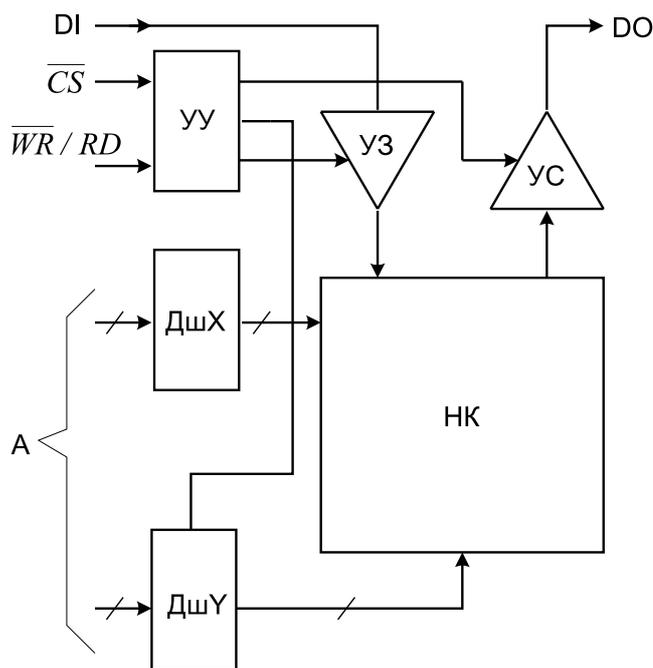


Рис. 6.5 – Структура статического ОЗУ с матричным накопителем

Устройство управления задает режим работы ЗУ в соответствии с комбинацией сигналов \overline{CS} и \overline{WR}/RD .

Значение $\overline{CS} = 1$ определяет работу ЗУ в режиме хранения информации. При этом отсутствует прием информации по входу DI , а выход DO (если он может принимать три состояния) находится в состоянии «выключено».

Подача сигнала $\overline{CS} = 0$ определяет выбор данной микросхемы для записи или считывания. Информация со входа DI записывается в адресованную ячейку при $\overline{WR}/RD = 0$ или считывается из адресованной ячейки при $\overline{WR}/RD = 1$.

6.3 Особенности построения постоянных ЗУ

Среди микросхем ПЗУ выделяют две основные разновидности:

- масочные ПЗУ (*ROM*), программирование которых выполняется в процессе их изготовления;
- программируемые ПЗУ (*PROM*), программирование которых осуществляется пользователем.

При изготовлении масочных ПЗУ обычно на кристалле полупроводника вначале создаются все ЗЭ, а затем на заключительных технологических операциях с помощью индивидуальных для конкретных заказчиков фотошаблонов формируется требуемая сеть соединений, определяющая записываемую информацию. Такие ПЗУ оказываются более дешевыми, имеют более простую структуру, высокую надежность.

ПЗУ, изготовленные для программирования пользователем, имеют более сложную структуру, что обусловлено:

- необходимостью введения плавких перемычек в каждый ЗЭ;

- введением дополнительных элементов, через которые выполняется программирование.

Для многих применений очень удобными являются репрограммируемые постоянные ЗУ (*RPRROM*), допускающие выполнение многих циклов перепрограммирования с предшествующим стиранием ненужной информации (число циклов репрограммирования у различных типов РПЗУ колеблется от десятков до десятков тысяч). В ЗЭ таких устройств чаще всего используются МОП-транзисторы с двухслойной структурой диэлектрика или с дополнительными плавающими затворами, позволяющие за счет введения избыточного заряда при программировании изменять пороговое напряжение, при котором отпираются транзисторы. РПЗУ изготавливают также на основе аморфных полупроводников, приборов с зарядовой связью, сегнетоэлектрических МОП-структур. Стоимость РПЗУ высока, поэтому они применяются в первую очередь там, где свойство перепрограммируемости является определяющим.

В перепрограммируемых ПЗУ стирание информации производится:

- электрическим путем, причем в этом случае часто возможно не только общее стирание, разрушающее информацию во всей микросхеме, но и избирательное (байтовое) стирание с последующим выполнением байтовой записи.
- ультрафиолетовым облучением микросхемы в течение нескольких десятков минут, причем информация разрушается полностью во всей микросхеме.

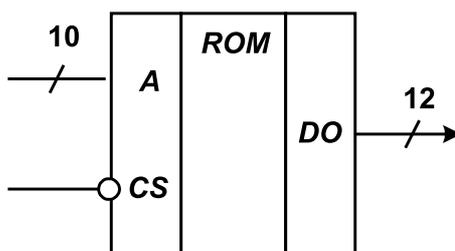
Постоянные ЗУ можно рассматривать как универсальные элементы, позволяющие хранить произвольные записанные в них коды. Имеется целое направление проектирования узлов цифровой техники на базе таких ЗУ.

Еще одной разновидностью ПЗУ являются программируемые логические матрицы (ПЛМ).

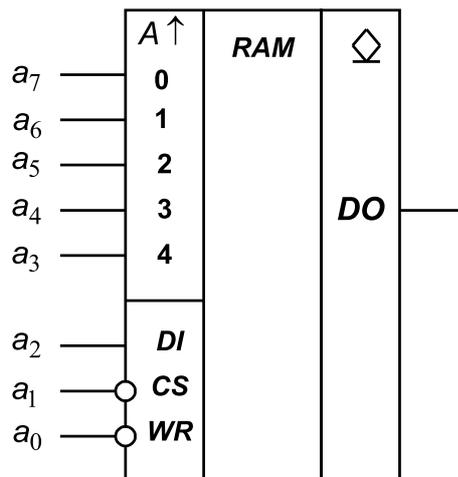


Контрольные вопросы по главе 6

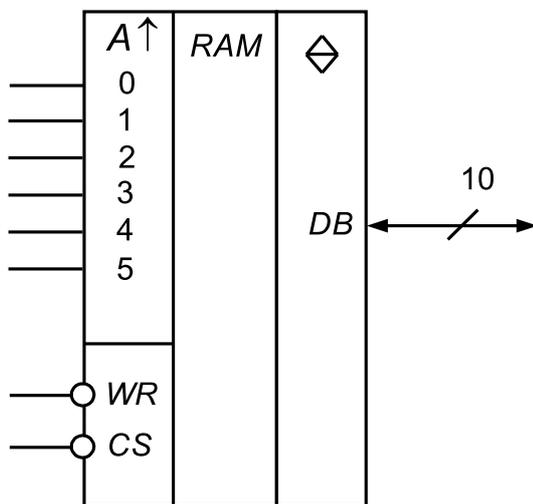
- 1) Определить информационную емкость ПЗУ:



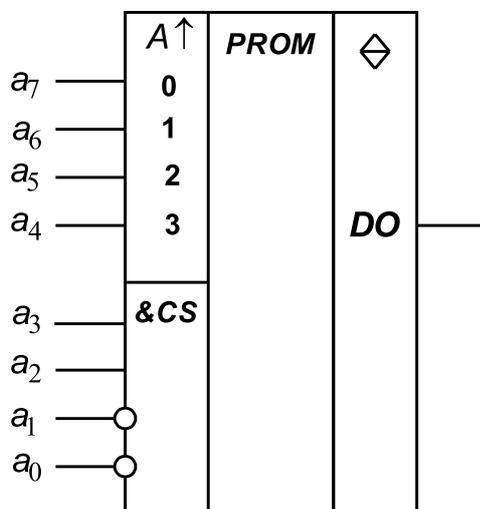
- 2) Определить восьмиразрядное слово $a_7a_6a_5a_4a_3a_2a_1a_0$, которое необходимо подать на входы ОЗУ для записи логической единицы в 16-ю ячейку:



3) Определить емкость ОЗУ:



4) Определить уровни сигналов $a_7a_6a_5a_4a_3a_2a_1a_0$ на входах ПЗУ при считывании информации из 9 ячейки:



5) Определить количество ячеек памяти ПЗУ:

